

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-291140
 (43)Date of publication of application : 30.11.1990

(51)Int.Cl. H01L 21/60
 // H05K 1/18

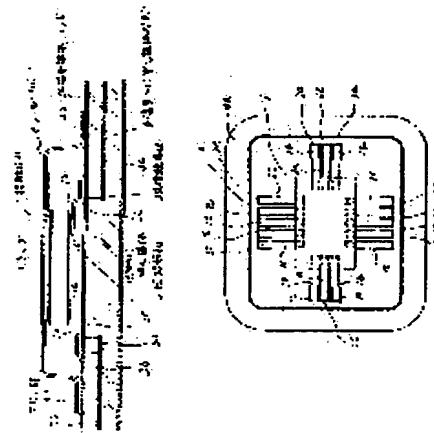
(21)Application number : 01-111521 (71)Applicant : NEC CORP
 (22)Date of filing : 28.04.1989 (72)Inventor : KOSUGI YUHEI

(54) ULTRAHIGH-FREQUENCY BAND MOUNTING STRUCTURE

(57)Abstract:

PURPOSE: To transmit data in large quantities at high speed and to secure high reliability by a method wherein a thin-sheet lead as a signal line of a chip is bonded to a bonding pad of the chip, a central conductor is brought close to a ground conductor, a prescribed characteristic impedance is connected and the chip including the lead is covered with a shielding cover.

CONSTITUTION: The following are provided: a chip 1 in which an active element has been formed; leads 2 bonded to bonding pads 1a installed at a peripheral part of the chip 1. A lead 2a used as a central conductor of a signal line and leads 2b used as outside conductors of the signal line are formed at the leads 2. One pair each of conductor leads 2b to be adjacent to the central conductor lead 2a are installed so as to sandwich this lead. As a result, an electromagnetic field is concentrated mainly in a part near a gap between the central conductor lead 2a and the outer conductor leads 2b on both sides; a characteristic impedance is decided by an interval of the gap. In addition, the chip 1 and the whole lead are covered with a shielding cover 4; this cover is attached to a ground conductor 3a on the surface of a circuit board 3. Thereby, a flow of the outside air is cut off; high reliability of a whole circuit can be secured.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報 (A)

平2-291140

⑮ Int. Cl.⁵H 01 L 21/60
// H 05 K 1/18識別記号 321 X F
府内整理番号 6918-5F
6736-5E

⑯ 公開 平成2年(1990)11月30日

審査請求 未請求 請求項の数 2 (全5頁)

⑭ 発明の名称 超高周波帯実装構造

⑮ 特願 平1-111521

⑮ 出願 平1(1989)4月28日

⑯ 発明者 小杉 勇平 東京都港区芝5丁目33番1号 日本電気株式会社内
 ⑯ 出願人 日本電気株式会社 東京都港区芝5丁目7番1号
 ⑯ 代理人 弁理士 内原 晋

明細書

1. 発明の名称

超高周波帯実装構造

2. 特許請求の範囲

1. 能動素子が形成されたチップと、このチップのボンディング・パッドに接合された薄板のリードと、少なくともその内層部に中心導体となるバタンを形成し且つその表面に前記チップの前記リードにあい対する部分にランドを設けてなり前記リードを前記表面に向けて接合するようにした上位の回路基板と、前記チップと前記回路基板との接続により中心導体となる前記リード及びこのリードに極く近接して設けられた少なくとも1個の接地導体(外導体)リードとからなる信号ラインと、前記リードを含む前記チップ全体を覆い且つ前記回路基板に接合されるシールドカバーとを備えることを特徴とする超高周波帯実装構造。

2. 弾性を有してなり前記チップの接地面と前記シールドカバー内面の間に設けられ前記チップの接地面を接地せしめるばね部材を備えることを特徴とする請求項1記載の超高周波帯実装構造。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明はマイクロ波帯あるいは高速度デジタル回路に用いられる実装方式に関し、特に半導体素子及び半導体集積回路を含む超高周波帯の実装構造に関する。

〔従来の技術〕

超高周波帯を扱う回路の実装構造は、伝送線路構造への細心の注意が必要であり、低周波域の如く無造作に部品を印刷配線板に取付け接続すれば済むものではない。特に重要な点は、第1に伝送線路の不整合の小さい接続、第2に不要モード励振による信号の劣化、歪を避けるため、また不要な入出力間結合による異常発振等を防止するため

回路の遮蔽を必要とすることである。かかる点に鑑みて、従来は以下に述べるような超高周波帯回路実装構造が用いられていた。その形式は大まかにわけると 2 方式になる。

第 1 の方式は、従来の低周波技術の延長にあるもので、能動素子であるトランジスタ等を小さなパッケージに収容し、そのリードを薄板で極力短くすることで不要なインダクタンスを小さくして、何とか超高周波まで使おうとするものである。

第 2 の方式は、回路を集積化し、小さな金属ケース内にハイブリッド IC あるいはモノリシック IC として封じ込めるものである。この形式では小さな金属ケース内に回路の主要部分を収容するので、不要なモードの励振といった問題は殆んど発生しない。

〔発明が解決しようとする課題〕

上述した従来の超高周波帯回路の実装構造において、第 1 の方式は従来技術の延長にあって、その点取り付き易いが、欠点もいくつかある。まず、回路のサイズが大きく小形化向きでないこと、次

-3-

まっている。かかる要求と共に、超高周波帯の低成本で高信頼性のある実装方式の開発が必要になっている。

〔課題を解決するための手段〕

本発明の超高周波帯実装構造は、能動素子が形成されたチップと、このチップのボンディング・パッドに接合された薄板のリードと、少なくともその内層部に中心導体となるバタンを形成し且つその表面に前記チップの前記リードに對する部分にランドを設けてなり前記リードを前記表面に向けて接合するようにした上位の回路基板と、前記チップと前記回路基板との接続により中心導体となる前記リード及びこのリードに極く近接して設けられた少なくとも 1 個の接地導体（外導体）リードとからなる信号ラインと、前記リードを含む前記チップ全体を覆い且つ前記回路基板に接合されるシールドカバーとを備えている。特徴とする超高周波帯実装構造。

また本発明の超高周波帯実装構造は、弾性を有してなり前記チップの接地面と前記シールドカ

に回路サイズが大きいことから不要なモードの励振をし易く、それを抑制するために電波吸収体をケースの内側の要所に取付けたりすることが非常に多い。

また、第 2 の方式にもいくつかの欠点がある。まず、金属ケース内にハイブリッド IC あるいはモノリシック IC をマウントし、ワイヤ・ボンディングし、ふたをして封じ込めるというプロセスが手間のかかるものであり、ケースが高価につくことも相俟って、コスト高につくという点である。次に、この金属ケース入りの回路をその上位の回路に実装接続するときに、端子部の特性インピーダンスが正しい値になるようにならなければならぬ。また入出力端子間に不要な結合が生じないように注意したりなど、結局実装構造が複雑になり勝ちで、やはりコストがかさむという問題があった。

近年、マイクロ波帯が公共通信から企業通信や移動通信へと次第に解放される動きがある。またディジタル通信の適用拡大が進展し、画像データその他の多量なデータを高速で伝送する必要が高

- 4 -

バー内面の間に設けられ前記チップの接地面を接地せしめるばね部材を備えている。

〔実施例〕

次に、本発明について図面を参照して説明する。第 1 図は本発明の一実施例の縦断面図、第 2 図はその平面図、第 3 図は本実施例に用いる接触ばねの平面図、第 4 図は接触ばねを除いた本発明の別の実施例の縦断面図である。

本実施例は通常、半導体集積回路、トランジスタ等の能動素子が形成されたチップ 1、信号の入出力やバイアス電圧供給などのためにチップ 1 の周辺部に設けてあるボンディング・パッド 1 a、金属薄板（特に銅薄板が好ましい）でできていて、チップ状の金属板に成形され、チップ 1 に熱圧着工法等でボンディングして接合したリード 2 とを有している。リード 2 は適当に切断され、曲げ成形加工を施して回路基板 3 に半田ろう付けもしくはボンディング等の手段で取付け接合される。リード 2 a, 2 b, 2 c の区分はあとで説明する。回路基板 3 は硬基板、即ちセラミック基板が代

- 5 -

-270-

- 6 -

表的なもの、でもよいが、軟基板、即ちガラス強化テフロン、エポキシ、ポリイミド基板などでも良い。回路基板3のチップ搭載部分の表面には、リードを接続するためのランドが設けられている。第1図は信号線路を含む断面を示しており、信号ライン用の中心導体ランド3c、信号ラインの中心導体で内部層に形成されている中心導体バタン3b、ランド3cと中心導体バタン3bをつなぐ接続導体3dがある。

シールドカバー4はチップ1とリード全体を覆って、回路基板3の表面の接地導体3aに半田ろう付け等の手段で取付けてある。フランジ部4aは接合を行うためにシールドカバー4に設けたフランジである。シールドカバー4はチップ1の接地面との接続を行う役割も果たしている。シールドカバー4とチップ1の接地面を接続するためには接触ばね5がある。チップ1の接地面をあえてシールドカバー4と接触させなくてよい場合は、接触ばね5は不要である。

第3図は接触ばね5の平面図である。接触子5a

- 7 -

心導体リード2aをはさむように近接して外部リード2bが各々1対づつ設けてある。この構造によれば、電磁界は主として中心導体リード2aとその両側の外導体リード2bとのギャップ付近に集中し、このギャップの間隔で特性インピーダンスが決まる。例えば50Ωという特性インピーダンスはよく用いられるが、その場合、リードの厚さによって変わると、ギャップは非常に小さくなる。但しリードと回路基板が接合される部分については、リードの間隔を多少広げた方が接合のろう材のブリッジを防ぐために好都合である。接地リード2bは回路基板3の接地面3aに接合する。接地面3aは第2図には示していないが、リードのランド部を除いた残りの大面積を占有している。リード2cはバイアス電圧、低周波の信号、コントロール信号などのためにあり、これらは信号ラインの如く高周波を扱うわけではないので、特に注意を必要とするわけではない。

なお、本実施例は種々の変形、実施形態が考えられる。例えば第4図のように、接触ばね5を省

がチップ1の接地面とシールドカバー4とを接触によって接続する。5bは接触ばね5の端部をシールドカバー4に固定するためのスポット溶接個所を表わしているが、このスポット溶接個所5bはもっと多くても良い。接触ばね5は洋白、リン青銅、ペリウム銅等の可撓性に富んだ金属薄板で製作するのがよい。なお、接触ばね5はシールドカバー4の凹部内面に固定するように例示したが、これに限らず、接触ばね5はチップ1の接地面の方に固定してもよい。但しその場合、接触ばね5の形状もそれに適合するよう変えるべきである。

第2図は本実施例の平面図であって、シールドカバー4の底を除いた図である。ここでリードについて説明しておく。入出力の信号ラインについては超高周波あるいは高速パルス信号を伝達するので、インピーダンス不整合を小さくしなければならない。そのためどのような方法を用いているかを述べれば、信号ラインの中心導体となるリード2aと信号ラインの外導体（又は接地導体）となるリード2bにおいて、本実施例では中

- 8 -

くことも可能である。この場合には、リード2が若干撓むことによる付勢力によって、チップ1の接地面とシールドカバー4とが接触させられることになる。また回路基板3は3層の場合を例示したが、特に3層でなくても良い。但し、シールドのためには高周波を扱う信号ラインは内部の層にあった方がよい。

〔発明の効果〕

以上説明したように本発明の超高周波帯実装構造は、チップの信号ラインとして薄板リードをチップのボンディング・パッドに接合し、かつ中心導体と接地導体を近接させ、所定の特性インピーダンスの接続をすることにより、信号の不連続は極めて小さく、マイクロ波帯をインピーダンス・ミスマッチを小さく抑えつつ伝播させることができる効果がある。また反射による波形歪が小さいので、高速パルスを扱う実装構造としても適している。

本発明は、またシールドカバーでリードを含むチップを覆ってしまっており、超高周波帯信号は

- 9 -

この小さなケース内にとじ込められており、逆に他から不要波が結合することもない。従って超高周波帯までモード・フリー（即ち不要モードに邪魔されない）で使えるという利点も有している。またチップが回路基板とシールドカバーに囲まれた閉じた空間に封じ込められるので、外気と遮断することもできる。チップの長期間信頼性を高くするためにには、外気との流通を断つことは非常に有効であるから、回路全体の高信頼性化も実現できる。但しこの場合、シールドカバーを回路基板に半田ろう付け等の手段で接合するときに、カバーにガス抜き穴を必要とすることがある。その場合は、接合したあとでガス抜き穴を接着剤又はろう剤等でふさぐことになる。

本発明の実装構造は、回路基板として軟基板を使いたいときに特に効果的な方式となる。なぜなら軟基板の場合、剛性が低いために取扱い時や実装時に歪を生じ易く、また温度による寸法変動も大きい。それらの歪は、リード2が吸収してくれるので軟基板でも特に問題ない。

4. 図面の簡単な説明

第1図は本発明の一実施例の縦断面図、第2図はその平面図、第3図は本実施例に用いる接触ばねの平面図、第4図は接触ばねを除いた本発明の別の実施例の縦断面図である。

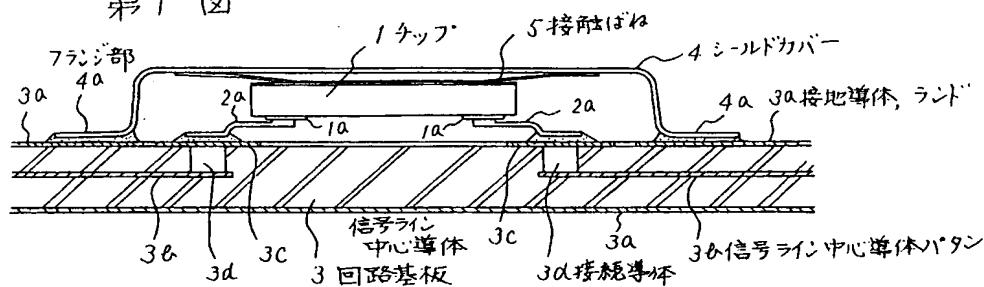
1 ……チップ、 1 a ……ボンディング・パッド、
 2 ……リード全般、 2 a ……信号ライン中心導体
 リード、 2 b ……信号ライン外導体リード、 2 c ……
 …バイアス電圧、低周波信号、コントロール信号
 用リード、 3 ……回路基板、 3 a ……接地導体、
 ランド、 3 b ……信号ライン中心導体バタン、 3
 c ……信号ライン中心導体ランド、 3 d ……接続
 導体、 4 ……シールドカバー、 4 a ……シールド
 カバーのフランジ部、 5 ……接触ばね、 5 a ……
 接触子。

代理人：弁理士 内原晋

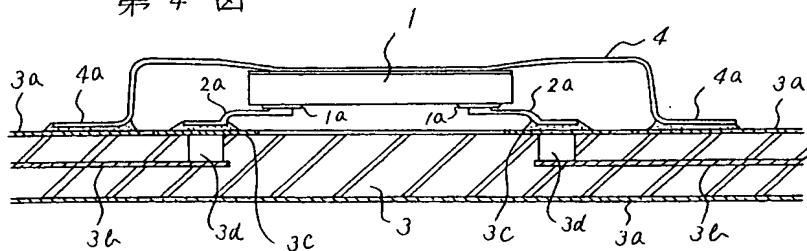
- 11 -

- 12 -

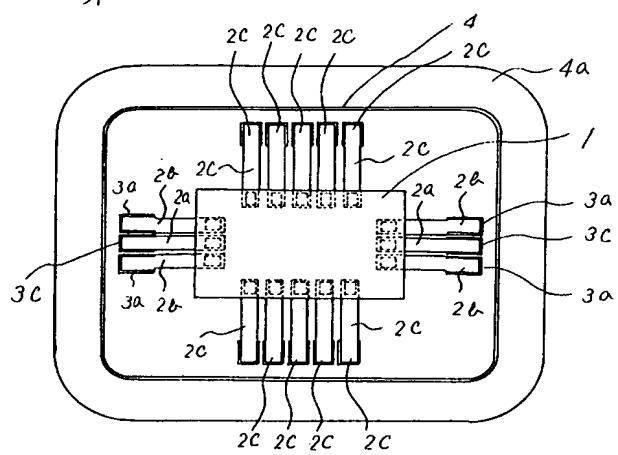
第一圖



第4図



第 2 図



2a: 信号ライン中心導体リード
2b: 信号ライン外導体リード
2c: バイアス電圧、低周波信号、コントロール信号用リード

第 3 図

